**고급시스템프로그래밍 13주차 실시간수업 과제**

|  |
| --- |
| 제출일:  이름: |

1. 다음은 가상메모리를 위한 인자값들이다.

- virtual address length: 10bits

- physical address length: 12bits

- set associative TLB with 4 sets (size: 8)

- virtual page size = physical page size = 26

다음은 TLB와 페이지 테이블의 내용을 보여주고 있다. 사용되지 않는 virtual page의 페이지 테이블 주소는 NULL로 설정되어 있다. 다음의 물음에 답하시오.

(TLB)

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Set | Tag | PPN | Valid | Tag | PPN | Valid |
| 0 | 11 | 101111 | 1 |  |  | 0 |
| 1 | 00 | 100111 | 1 | 11 | 110011 | 1 |
| 2 | 00 | 011101 | 1 | 01 | 100111 | 1 |
| 3 | 01 | 100111 | 1 |  |  | 0 |

(페이지 테이블)

|  |  |
| --- | --- |
| PPN | Valid |
| 27 | 1 |
| 1D | 1 |
| 23 | 1 |
| swap addr | 0 |
| swap addr | 0 |
| 19 | 1 |
| 27 | 1 |
| 3D | 1 |
| NULL | 0 |
| NULL | 0 |
| NULL | 0 |
| NULL | 0 |
| 2F | 1 |
| 33 | 1 |
| 1E | 1 |
| 1F | 1 |

1) How many virtual pages are in a virtual memory space? (0.5)

2) How many physical pages are in a physical memory space? (0.5)

3) What is the physical address for a virtual address 32F(16)? (2)

4) Fix a TLB entries which are incorrect in the TLB table above. (1)

5) After fixing from 5), enumerate all the (virtual page number, physical page number) tuples which are in TLB. (1)

6) After accessing virtual address 3FA(16), write the change of TLB in the table above. (2)

2. 페이징 기반의 가상 메모리 시스템에서 L1 캐쉬의 접근 속도를 높이기 위하여 virtually indexed physically tagged 기법이 사용될 수 있다. 이와 관련하여, 페이지의 크기가 1KB이고, 캐쉬 라인(캐쉬 블록)의 크기가 32바이트인 8-way set associative 방식의 L1 캐쉬를 사용할 경우 L1 cache에 적용되는 제한은 무엇인지 설명하시오. (3점)